

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

【特許請求の範囲】

【請求項 1】 キャリア再生を行うための自動周波数制御回路を備えて階層化デジタル被変調波を受信するデジタル放送受信機において、ヘッダ区間内の予め定めた区間の被変調波を復調した復調出力に基づいて位相誤差電圧値を検出する位相誤差検出手段と、検出された位相誤差電圧値に基づいて希望受信周波数と再生キャリアの周波数との差の誤差周波数を算出する誤差周波数算出手段と、検出された位相誤差電圧値に基づいて誤差周波数の極性を算出する極性算出手段と、算出された極性を有する検出誤差周波数を自動周波数制御のためのステップ周波数幅に変換する変換手段とを備えて、フレーム同期が検出された後、変換されたステップ周波数幅でフレーム同期が確立するまで再生キャリア周波数を周波数スキャンニングさせることを特徴とするデジタル放送受信機。

【請求項 2】 請求項 1 記載のデジタル放送受信機において、位相誤差電圧値に基づくトラッキング信号を発生するトラッキング回路を備え、フレーム同期が確立した後トラッキング信号に基づいて再生キャリアの周波数を希望受信周波数の変動に追従させることを特徴とするデジタル放送受信機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、必要とする C/N (搬送波電力対雑音電力比) 値が異なる複数の変調方式による被変調波が時間軸多重されて伝送されるデジタル被変調波を受信するデジタル放送受信機に関する。

【0002】

【従来の技術】 必要とする C/N 値が異なる複数の変調方式で伝送されてくるデジタル被変調波、例えば 8PSK 変調波、QPSK 変調波、BPSK 変調波が時間毎に組み合わせられ、フレーム毎に繰り返し伝送される階層化伝送方式が知られている。かかる階層化伝送方式で伝送されてくるデジタル被変調波を受信するデジタル放送受信機では、受信する希望信号のセンター周波数が規格周波数の約 ± 1.5 MHz 程度ずれることから、キャリア再生のための自動周波数制御回路を備えている。

【0003】 階層化伝送方式で伝送されてくるデジタル被変調波を受信するデジタル放送受信機のキャリア再生のための自動周波数制御回路 (以下、単に AFC 回路と記す) は、受信 C/N が最悪の場合に復調器がキャリア再生を行える範囲 (キャプチャーレンジ) を基本とした周波数スキャンニングを行い、キャリアを捕捉したときキャリア再生がロックしたことを検出し、検出出力によって周波数スキャンニングを止めていた。

【0004】

【発明が解決しようとする課題】 しかしながら、従来のデジタル放送受信機では AFC 回路におけるスキャンニングステップ幅が狭いため、キャリア再生がロックす

るまでに時間がかかるために、周波数スキャンニングを行っている期間が長期間になるという問題点があった。

【0005】 本発明は、速くキャリア再生ができて高速に希望信号を捕捉することができるデジタル放送受信機を提供することを目的とする。

【0006】

【課題を解決するための手段】 本発明にかかるデジタル放送受信機は、キャリア再生を行うための自動周波数制御回路を備えて階層化デジタル被変調波を受信するデジタル放送受信機において、ヘッダ区間内の予め定めた区間の被変調波を復調した復調出力に基づいて位相誤差電圧値を検出する位相誤差検出手段と、検出された位相誤差電圧値に基づいて希望受信周波数と再生キャリアの周波数との差の誤差周波数を算出する誤差周波数算出手段と、検出された位相誤差電圧値に基づいて誤差周波数の極性を算出する極性算出手段と、算出された極性を有する検出誤差周波数を自動周波数制御のためのステップ周波数幅に変換する変換手段とを備えて、フレーム同期が検出された後、変換されたステップ周波数幅でスキャンニングしてフレーム同期が確立するまで再生キャリア周波数を周波数スキャンニングさせることを特徴とする。

【0007】 本発明にかかるデジタル放送受信機は、フレーム同期が検出された後ヘッダ区間内の予め定めた区間の被変調波を復調した復調出力に基づいて位相誤差電圧値が検出され、検出された位相誤差電圧値に基づいて希望受信周波数と再生キャリアの周波数との差の誤差周波数が算出され、検出された位相誤差電圧値に基づいて誤差周波数の極性が算出される。この算出された極性を有する検出誤差周波数が自動周波数制御のためのステップ周波数幅に変換されて、変換されたステップ周波数幅でフレーム同期が確立するまで再生キャリア周波数が周波数スキャンニングされる。したがって、フレーム同期の検出後フレーム同期が確立されるまで誤差周波数に基づくステップ周波数幅で周波数スキャンニングが行われて、速くキャリア再生ができて高速に希望信号が捕捉される。

【0008】 本発明にかかるデジタル放送受信機は、さらに、位相誤差電圧値に基づくトラッキング信号を発生するトラッキング回路を備え、フレーム同期が確立した後トラッキング信号に基づいて再生キャリアの周波数を希望受信周波数の変動に追従させることを特徴とする。

【0009】 本発明にかかるデジタル放送受信機は、さらにフレーム同期が確立した後トラッキング回路から出力されるトラッキング信号によって希望受信周波数の変動にキャリアの周波数を追従させることによって、同期が維持される。

【0010】

【発明の実施の形態】 以下、本発明にかかるデジタル

放送受信機を実施の形態によって説明する。

【0011】図1は本発明の実施の一形態にかかるデジタル放送受信機の主要部の構成を示すブロック図であり、AFC回路を含む部分を示している。

【0012】本発明の実施の一形態にかかるデジタル放送受信機の説明の前に階層化伝送方式のフレーム構成について説明する。図2(a)は階層化伝送方式におけるフレーム構成の一例を示す図である。1フレームは、1つのヘッダ部192シンボルと、203シンボルと4シンボルからなる対が複数対とで形成された39936シンボルで構成されている。

【0013】さらに詳細には、フレーム同期パターン(BPSK)32シンボル(所定の20シンボルを同期検出に使用する)、伝送多重構成識別のためのTMCC(Transmission and Multiplexing Configuration Control)パターン(BPSK)128シンボル、スーパーフレーム識別情報パターン32シンボル、主信号(TC8PSK)203シンボル、1フレーム期間毎にセットされる疑似ランダム信号でBPSK変調されるバーストシンボル信号(図2(a)においてBSと記載してある)4シンボル、主信号(TC8PSK)203シンボル、バーストシンボル信号4シンボル、……、主信号(QPSK)203シンボル、バーストシンボル信号4シンボル、主信号(QPSK)203シンボル、バーストシンボル信号4シンボルの順序で形成されている。ここで、8フレームをスーパーフレームと称し、スーパーフレーム識別情報パターンはスーパーフレーム識別のための情報である。なお、フレーム同期パターンからスーパーフレーム識別情報パターン終了までの192シンボルはヘッダとも称される。

【0014】図1に示した本発明の実施の一形態にかかるデジタル放送受信機に戻って説明する。デジタル放送受信機には、演算回路1、数値制御発振器2、デジタルフィルタからなるレイズドコサイン特性のロールオフフィルタ3、フレーム同期タイミング回路4、伝送モード判別回路5、キャリア再生用位相誤差検出回路6、ローパスデジタルフィルタからなるキャリアフィルタ7、ゲインコントロール回路8、AFC回路9、CNR測定回路10、論理ゲート回路11およびトラッキング回路12を備えている。

【0015】AFC回路9について説明する。AFC回路9は、ステップ周波数コントロール回路96によって初期設定に基づく所定周波数ステップ幅、例えば600kHz幅による周波数スキャンニングをさせるためのステップ周波数制御電圧を生成し加算器97へ送出すると共に、ステップ周波数制御電圧を加算器97へ出力する毎にロード信号をカウンタ98へ送出し加算器97の出力をカウンタ98にロードして1フレーム周期にわたって加算器97と協働して累積加算し、カウンタ98の計数値を加算器99へ出力し、フレーム同期検出後、誤差

周波数と極性を算出して導通状態に制御されているゲート回路100を介して供給される後記するゲインコントロール回路8からの出力とカウンタ98の計数値と加算器99によって加算し加算出力を数値制御発振器2へ送出し周波数制御発振器2を制御する自動周波数制御してキャリアを生成する。

【0016】フレーム同期検出中はゲート回路100を遮断状態に制御してある。

【0017】フレーム同期検出後の動作について詳細に説明する。AFC回路9は、キャリア再生用位相誤差検出回路6から出力される位相誤差電圧値をデジタルフィルタ91および93に供給してノイズ除去を行い、デジタルフィルタ91を介して出力される位相誤差電圧値出力のTMCC区間における希望受信周波数とキャリアの周波数との差(誤差周波数)であるピーク数をピーク数算出回路92によって算出し、デジタルフィルタ93を介して出力される位相誤差電圧値出力のTMCC区間における誤差周波数の極性を示す微分係数の方向を微分係数算出回路94によって算出し、算出ピーク数および算出微分係数の方向を受けてステップ周波数変換回路95において予め定めたステップ周波数例えば65kHzのピーク数倍の周波数ステップ幅でかつ微分係数の方向に基づく方向の周波数スキャンニング幅に変換し、初期設定に基づく所定周波数ステップ幅に代わってステップ周波数変換回路95での変換出力に基づく周波数ステップ幅による周波数スキャンニングをさせるためのステップ周波数制御電圧を生成し加算器97へ送出して、自動周波数制御を行わせる。

【0018】上記ステップ周波数幅を変更した自動周波数制御の実行後、遮断状態に制御されていたゲート回路100が導通状態に制御され、キャプチャレンジである所定周波数ステップ幅、例えば8kHz幅にてフレーム同期が確定するまで周波数スキャンニングが行われる。フレーム同期の確定後、位相誤差電圧値に基づきトラッキング回路12から出力されるトラッキング信号によって希望受信信号の周波数の変動にキャリアの周波数が追従させられる。

【0019】数値制御発振器2は図3に示すように、加算器99からの加算出力を受けて互いに逆極性の正弦波データ23a、23bを出力する正弦波テーブル23と、加算器99からの加算出力を受けて余弦波データ24a、24bを出力する余弦波テーブル24とを備えて、加算器99からの加算出力に基づいて互いに逆極性の正弦波データ23a、23bおよび余弦波データ24a、24bを出力し、AFC回路9と協働して実質的に再生キャリアを形成する互いに逆極性の正弦波信号および余弦波信号が演算回路1へ出力される。

【0020】演算回路1は図3に示すように、準同期検波された1軸のベースバンド信号iと正弦波データ23aとを乗算する乗算器1aと、ベースバンド信号iと余

弦波データ24aとを乗算する乗算器1bと、準同期検波されたQ軸のベースバンド信号qと逆極性の正弦波データ23bとを乗算する乗算器1dと、ベースバンド信号qと余弦波データ24bとを乗算する乗算器1eと、乗算器1bの出力と乗算器1dの出力とを加算してベースバンド信号Iとして出力する加算器1cと、乗算器1aの出力と乗算器1eの出力とを加算してベースバンド信号Qとして出力する加算器1fとを備えて、数値制御発振器2からの出力を受けてベースバンド信号i、qを周波数同調させて、周波数同調出力であるベースバンド信号I、Qがそれぞれローパスフィルタ3へ送出される。

【0021】フレーム同期タイミング回路4はローパスフィルタ3から出力されるベースバンド信号ID、QDを受けて、TMCCパターンを伝送モード判定回路5へ送出する。伝送モード判定回路5はTMCCパターンをデコードした結果に基づいて図4に示す階層組み合わせ、すなわち高階層信号である8PSK信号(8PSK被変調波を復調した復調出力を8PSK信号と記す)、低階層信号であるQPSK信号(QPSK被変調波を復調した復調出力をQPSK信号と記す)、8PSK信号とQPSK信号、8PSK信号とBPSK信号(BPSK被変調波を復調した復調出力をBPSK信号と記す)を2ビットの伝送モード信号とし、この伝送モード信号がフレーム同期タイミング回路4へ送出される。

【0022】伝送モード信号は図4に示すごとく、例えば、8PSK信号のときは「00」、QPSK信号のときは「01」、8PSK信号とQPSK信号のときは「10」、8PSK信号とBPSK信号のときは「11」である。

【0023】フレーム同期タイミング回路4は、ベースバンド信号ID、QDを受けて同期パターンを検出してフレーム同期信号FSYNCを出力すると共に、伝送モード信号を受けて、ヘッダ区間およびバーストシンボル信号区間高電位の図2(b)に示す信号A1と、QPSK信号区間高電位の図2(c)に示す信号A0とを出力する。

【0024】キャリア再生用位相誤差検出回路6はベースバンド信号ID、QDおよび信号A1、A0を受けて、位相誤差を検出し位相誤差に基づく位相誤差電圧値を送出する。さらに詳細には、キャリア再生用位相誤差検出回路6には図5に示す復調ROMテーブル、図7に示すBPSK信号に対する位相誤差テーブル、図8に示すQPSK信号に対する位相誤差テーブルおよび図9に示す8PSK信号に対する位相誤差テーブルを備えて、信号A1、A0に基づいて伝送モードを判別し、判別された伝送モードに基づいて位相誤差テーブルを選択し、ベースバンド信号ID、QDの信号点配置から位相を求め、該位相に対する位相誤差電圧値を求めて、キャリアフィルタ7、ディジタルフィルタ91および93へ送出

する。

【0025】キャリア再生用位相誤差検出回路6において、例えば伝送モードがBPSK信号(信号A1、A0が「1、0」)であると判別されたときは、BPSK信号の信号点の基準位置は0(2 π)ラジアンおよび π ラジアンであり、図7に示す位相誤差テーブルが選択され、位相が3 π /2ラジアン以上から0(2 π)ラジアンまでの増加方向の位相のときは位相に対して図7

(a)に示す負の位相誤差電圧値が、位相が π /2ラジアン未満から0(2 π)ラジアンまでの減少方向の位相のときは位相に対して図7(a)に示す正の位相誤差電圧値が出力され、位相が π /2ラジアン以上から π ラジアンまでの増加方向の位相のときは位相に対して図7

(a)に示す負の位相誤差電圧値が、位相が3 π /2ラジアン未満から π ラジアンまでの減少方向の位相のときは位相に対して図7(a)に示す正の位相誤差電圧値が出力される。この場合において位相誤差電圧値は位相が3 π /4ラジアン、 π /4ラジアンのときが+方向最大値または-方向最大値である。

【0026】キャリア再生用位相誤差検出回路6において、例えば伝送モードがQPSK信号(信号A1、A0が「0、1」)であると判別されたときは、図8に示す位相誤差テーブルが選択され、QPSK信号の信号点の基準位置は π /4ラジアン、3 π /4ラジアン、5 π /4ラジアン、7 π /4ラジアンであり、この場合において位相誤差電圧値は位相が0(2 π)ラジアン、 π /2ラジアン、 π ラジアン、3 π /4ラジアンのときが+方向最大値または-方向最大値であって、BPSK信号のときの最大値に対して1/2である。伝送モードがQPSK信号であると判別されたときの位相誤差電圧値の送出についての説明は省略するが、伝送モードがBPSK信号の場合の説明から容易に理解されよう。

【0027】キャリア再生用位相誤差検出回路6において、伝送モードが8PSK信号(信号A1、A0が「0、0」)であると判別されたときは、図9に示す位相誤差テーブルが選択され、8PSK信号の信号点の基準位置は0(2 π)ラジアン、 π /4ラジアン、 π /2ラジアン、3 π /4ラジアン、 π ラジアン、5 π /4ラジアン、3 π /2ラジアンおよび7 π /4ラジアンであり、この場合において位相誤差電圧値は位相が π /8ラジアン、3 π /8ラジアン、5 π /8ラジアン、7 π /8ラジアン、9 π /8ラジアン、11 π /8ラジアン、13 π /8ラジアン、15 π /8ラジアンのときが+方向最大値または-方向最大値であって、バーストシンボル信号のときの最大値に対して1/4である。伝送モードが8PSK信号であると判別されたときの位相誤差電圧値の送出についての説明は省略するが、伝送モードがBPSK信号の場合の説明から容易に理解されよう。

【0028】キャリア再生用位相誤差検出回路6から出力された位相誤差電圧値は、ディジタルローパスフィル

タからなるキャリアフィルタ7に供給され位相誤差電圧値が平滑化される。この場合において後記する論理ゲート回路11から出力されるCNRコードおよび信号A1、A0によって求めたモードにしたがうキャリアフィルタ制御信号(CRFLGP)によって選択的にフィルタ動作が行われる。

【0029】キャリアフィルタ7からの出力はゲインコントロール回路8に供給されて、ゲインコントロール回路8において論理ゲート回路11から高C/N値、中C/N値のときに出力されるゲイン制御信号(GCONT)によって、例えば図6に示すように、ゲイン制御信号(GCONT)が高電位のときにはキャリアフィルタ7の出力を2倍するなどの高ゲインに制御され、ゲイン制御信号(GCONT)が低高電位のときにはキャリアフィルタ7の出力をそのまま出力するなどの低ゲインに制御されて、ゲインコントロール回路8からの出力がゲート回路100を介して加算器99に供給され、加算器99に供給されているカウンタ98の計数値に加算され、数値制御発振器2の発振周波数の変化が早められる。

【0030】CNR測定回路10はベースバンド信号ID、QDを受けて、ベースバンド信号ID、QDから求めた信号点配置データの分散値を求め、該分散値を所定の閾値と比較し、閾値を超える分散値の所定単位時間中における発生回数(DSMS)を計数して、発生回数(DSMS)に基づいて実験にて求めた図10に示すテーブルを参照してC/N値を求め2ビットのCNRコードとして出力する。このCNRコードは、例えば図11に示すように、9dB以上のときは高CNRとして「00」に定め、4dB以上9dB未満のときは中CNRとして「01」に定め、4dB未満のときは低CNRとして「10」に定めてある。

【0031】論理ゲート回路11はフレーム同期タイミング回路4から出力される信号A1、A0とCNR測定回路10から出力されるCNRコードとを受けて、キャリアフィルタ制御信号(CRFLGP)およびゲイン制御信号(GCONT)を出力する。

【0032】さらに詳細には、論理ゲート回路11は図12に示すように、CNRコードとを受けて、高C/N、中C/N、低C/Nに基づく信号を出力するナンドゲート111、112、113、信号A1、A0を受けて図2(d)に示すようにBPSK信号、バーストシンボル信号、またはQPSK信号のときに高電位出力を発生する信号Gを出力するオアゲート114、高C/Nのときに高電位出力を発生するインバータ115、中C/Nのとき信号Gを送出するナンドゲート116、低C/Nのとき信号A1を送出するナンドゲート117、インバータ115の出力とナンドゲート116の出力とナンドゲート117の出力を入力としてキャリアフィルタ制御信号(CRFLGP)を出力するオアゲート118、

高CNRまたは低CNRのときに高電位のゲイン制御信号(GCONT)を出力するナンドゲート119から構成してある。

【0033】したがって、論理ゲート回路11から高C/Nのときには識別モードに無関係に(ヘッダ期間、バーストシンボル信号期間、QPSK信号期間、8PSK信号期間の何れの期間においても)高電位のキャリアフィルタ制御信号(CRFLGP)が出力され、中C/Nのときにはヘッダ期間、バーストシンボル信号期間、QPSK信号期間の何れの期間においても高電位のキャリアフィルタ制御信号(CRFLGP)が出力され、低C/Nのときにはヘッダ期間、バーストシンボル信号期間の何れの期間においても高電位のキャリアフィルタ制御信号(CRFLGP)が出力される。その他のときには低電位のキャリアフィルタ制御信号(CRFLGP)が出力される。さらに、論理ゲート回路11から高C/Nまたは中C/Nのときに高電位のゲイン制御信号(GCONT)が出力され、低C/Nのときには低電位のゲイン制御信号(GCONT)が出力される。

【0034】高電位のキャリアフィルタ制御信号(CRFLGP)が出力されるときはキャリアフィルタ8はフィルタ動作を行って、位相誤差電圧値が平滑化されて出力される。低電位のキャリアフィルタ制御信号(CRFLGP)が出力されるときはキャリアフィルタ8はフィルタ動作を停止し、その直前における出力がホールドされて、出力される。高電位のゲイン制御信号(GCONT)が出力されるときは、ゲインコントロール回路8はキャリアフィルタ7からの出力が2倍されて送出される。低電位のゲイン制御信号(GCONT)が出力されるときは、ゲインコントロール回路8はキャリアフィルタ7からの出力がそのまま出力される。

【0035】一方、キャリア再生用位相誤差検出回路6からの位相誤差電圧値を受けてピーク数算出回路92へ出力を送出するデジタルフィルタ91はピーク数を検出ができる程度の比較的長い時定数に設定されており、位相誤差電圧値を受けて微分係数算出回路94へ出力を送出するデジタルフィルタ93は微分係数の算出を誤らないようにするために比較的短い時定数に設定されている。

【0036】デジタルフィルタ91にてノイズ除去された位相誤差電圧値を受けるピーク数算出回路92は、図13(a)に示すように、第1の閾値LSと位相誤差電圧値とを比較器201にて比較し、第1閾値以上の位相誤差電圧値の期間高電位出力を送出させ、比較器201の出力の立上りエッジを立上りエッジ検出回路202にて検出し、第1閾値より大きい第2閾値HSと位相誤差電圧値とを比較器203にて比較し、第1閾値以上の位相誤差電圧値の期間高電位出力を送出させ、比較器203の出力の立上りエッジを立上りエッジ検出回路204にて検出し、エッジ検出回路202および204にて

検出したエッジに基づいてJKフリップフロップ205をセット、リセットして、JKフリップフロップ205のQ出力の立上りエッジを立上りエッジ検出回路206にて検出し、立上りエッジ検出回路206にて検出した出力をカウンタ207にて計数して、ピーク数を得る。このピーク数は希望受信周波数と再生キャリアの周波数との差である誤差周波数に対応している。

【0037】例えばピーク数算出回路92へ供給されるTMCC区間の位相誤差電圧値が図13(b)に示す場合には、図13(c)に示すように、比較器201からは出力aが送出され、立上りエッジ検出回路202からは出力bが送出され、比較器203からは出力cが送出され、立上りエッジ検出回路204からは出力dが送出され、JKフリップフロップ205からは出力eが送出され、立上りエッジ検出回路206からは出力fが送出されて、カウンタ207において計数されてピーク数が「1」であることが算出される。

【0038】ディジタルフィルタ93にてノイズ除去された位相誤差電圧値を受ける微分係数算出回路92は、図14に示すように、位相誤差電圧値を単位時間遅延回路211に供給して遅延させ、単位時間遅延回路211にて遅延された位相誤差電圧値から遅延されていない位相誤差電圧値を減算回路212にて減算し、減算回路212の出力と単位時間遅延回路215にて遅延された位相誤差電圧値とを加算回路214にて加算し、加算回路214の出力を単位時間遅延回路215に供給して遅延させ、かつ減算回路212の出力と閾値DVとを比較器213において比較し、減算回路212の出力が閾値DVを超えていないときの出力によって単位時間遅延回路215をイネーブルにして、微分係数の傾斜の小さい方のみを演算して、単位時間遅延回路215の出力の極性から微分係数の傾斜方向を求める。

【0039】例えば微分係数算出回路94において閾値DVは「2」に設定してある。微分係数算出回路94において減算回路212の出力は $\{P_n - (P_{n+1})\}$ であり、単位時間遅延回路215は $\{P_n - (P_{n+1})\} < DV$ のときに動作する。したがって、微分係数算出回路94へ供給されるTMCC区間の位相誤差電圧値が図13(b)に示す場合において、単位時間間隔毎の位相誤差電圧値を P_i ($i=1 \sim 16$)としたときは各位相誤差電圧値 P_i は図13(b)に示すごとくである。

【0040】したがって、単位時間遅延回路215の出力は $(P_1 - P_2) + (P_2 - P_3) + (P_3 - P_4) + (P_4 - P_5) + (P_5 - P_6) + (P_6 - P_7) + (P_7 - P_8) + (P_8 - P_9) + (P_9 - P_{10}) + (P_{10} - P_{11}) + (P_{11} - P_{12}) + (P_{12} - P_{13}) + (P_{13} - P_{14}) + (P_{14} - P_{15}) + (P_{15} - P_{16}) = -1 + -1 + -1 + -1 + -1 + -1 + -1 + -1 + 2 + (3 (=P_{10} - P_{11})) > 2$ のため

に加算されない) $+2 + -1 + -1 + -1 + -1 + -1 = -8$ となって、その符号は- (マイナス) であって、微分係数の方向が求められることになる。

【0041】上記のように閾値DVを設けて微分係数の方向を求めるのは、微分係数の方向を求めるために増加方向の部分の差 $(P_i - P_{i+1})$ と減少方向の差 $(P_i - P_{i+1})$ を共に求めて加算したときは、加算結果は常に「0」となって微分係数の方向は求められないためである。

10 【0042】希望信号の周波数が再生キャリアの周波数より高い周波数にある場合において、ディジタルフィルタ93を介して出力されるTMCC区間の位相誤差電圧値は図15(a)に示すごとくであり、図13(b)によって例示した場合のとおりである。希望信号の周波数が再生キャリアの周波数より低い周波数にある場合において、ディジタルフィルタ93を介して出力されるTMCC区間の位相誤差電圧値は図15(b)に示すごとくであって、微分係数の方向は+ (プラス) と求められる。これからも明かなように微分係数の方向は誤差周波数の極性に対応していることが判る。

20 【0043】受信する希望信号のセンタ周波数が規格周波数の約 ± 1.5 MHz程度ずれることからAFCによって希望信号の周波数と周波数同調している再生キャリア周波数に対して約 ± 1.5 MHzの範囲にわたって再生キャリアの周波数をスキャンさせた場合を模式的に示せば、図16に示すことができる。図16においてFCは希望信号の周波数と周波数同調している再生キャリアの周波数を示している。

30 【0044】約 ± 1.5 MHzの範囲にわたって再生キャリアの周波数をスキャンさせた場合、フレーム同期が引き込めるが、TMCC区間の位相誤差電圧値から誤差周波数およびその極性が推測しにくいために周波数スキャンする周波数範囲は、FCを挟む ± 67.7 kHzの範囲である。すなわちこの周波数範囲は希望信号の周波数に近いために位相誤差電圧値からピークが検出されず、さらに傾斜角が小さいために微分係数の方向が求めにくい周波数範囲であって、 $\{(BPSK \text{ の位相マージン } 180^\circ / \text{TMCC区間のビット数 } 192) \times \text{シンボルレート } 26 \text{ Msps}\} / 360^\circ = 67.7 \text{ kHz}$ によって求められる。

40 【0045】また、フレーム同期は引き込め、かつTMCC区間の位相誤差電圧値から誤差周波数およびその方向が推測できる周波数範囲は図16において斜線を施している。すなわちこの周波数範囲は位相誤差電圧値からピーク数が求められかつ微分係数の方向が求められる周波数範囲であって、 $\{(BPSK \text{ の位相マージン } 180^\circ / \text{同期パターンのビット数 } 20) \times \text{シンボルレート } 26 \text{ Msps}\} / 360^\circ = 650 \text{ kHz}$ の範囲で、 67.7 kHz から 650 kHz の範囲および -67.7 kHz から -650 kHz の範囲である。したがって、

フレーム同期検出後、例えば65kHz幅×ピーク数によるスキューニングを行う。

【0046】+650kHzから+1.5MHzの範囲および-650kHzから-1.5MHzの範囲はフレーム同期が引き込めない範囲である。

【0047】以上のように構成された本発明にかかるデジタル放送受信機において、AFC回路を含む作用を図17に示すフローチャートに基づいて説明する。

【0048】ステップ周波数コントロール回路96からの出力に基づいて前記した650kHzに対して余裕をみて600kHz幅の周波数ステップによるAFCが行われ(ステップS1)、受信C/N比の測定がなされて(ステップS2)、同期パターンの検出がなされたか否かがチェックされ、同期パターンが検出されるまでステップS1から繰り返して実行される。周波数スキューニング幅±1.5MHzに対して600kHzの周波数ステップによって周波数スキューニングが行われるためにフレーム同期に達する期間は少なくともすむ。

【0049】ステップS1～ステップS3における動作をさらに詳細に説明すれば次の如くである。

【0050】ベースバンド信号i、qに数値制御発振器2から出力される直交する再生キャリアが演算回路1において乗算されてベースバンド信号i、qが直交検波され、ベースバンド信号ID、QDとしてローパスフィルタ3を介してフレーム同期タイミング回路4に送出される。フレーム同期タイミング回路4からTMCCパターンが伝送モード判定回路5に供給されてTMCCパターンがデコードされて伝送モード信号がフレーム同期タイミング回路4へ送出される。

【0051】ベースバンド信号ID、QDおよび伝送モード信号を受けたフレーム同期タイミング回路4にてフレーム同期パターンが検出されてフレーム同期信号SYNCと信号A1、A0が送出される。フレーム同期信号FSYNCはゲインコントロール回路8へ送出され、フレーム同期検出毎にゲインコントロール回路8の動作がリセットされる。信号A1、A0はキャリア再生用位相誤差検出回路6および論理ゲート回路11へ送出される。

【0052】ベースバンド信号ID、QDと信号A1、A0とを受けたキャリア再生用位相誤差検出回路6ではベースバンド信号と信号A1、A0とに基づいて位相誤差テーブルが選択され、位相誤差電圧値が検出されて、検出された位相誤差電圧値はキャリアフィルタ7へ送出されて、平滑化される。一方、ベースバンド信号ID、QDを受けたCNR測定回路10ではベースバンド信号ID、QDの信号点配置に基づきDSMSが計数され、計数されたDSMSに基づいてC/N値が求められ、CNRコードで出力される。

【0053】CNRコードおよび信号A1、A0を受けた論理ゲート回路11では、高C/N、中C/N、低C

/Nであるかが検出され、高C/N、または中C/Nのときは高電位のゲイン制御信号(GCONT)がゲインコントロール回路8に送出され、ゲインコントロール回路8が高ループゲインに制御されて、キャリアフィルタ7から出力される位相誤差電圧値が2倍されて送出される。論理ゲート回路11において低C/Nと検出されたときは低電位のゲイン制御信号(GCONT)がゲインコントロール回路8に送出され、ゲイン制御信号(GCONT)によってゲインコントロール回路8が低ループゲインに制御され、キャリアフィルタ7から出力される位相誤差電圧値がそのまま送出される。

【0054】ステップS3において同期パターンが検出されると、ゲート回路100は遮断状態にされ(ステップS4)、TMCC区間の位相誤差電圧値が検出される(ステップS5)。ステップS5において検出された位相誤差電圧値に基づいて、位相誤差電圧値の微分係数の方向が算出される(ステップS6)。ステップS6において微分係数の方向が算出されると続いて位相誤差電圧値のピーク数が算出される(ステップS7)。

【0055】ステップS7に続いて、ステップS7において算出されたピーク数と65kHzとの乗算したステップ周波数制御電圧にステップ周波数変換回路95において変換され、この変換されたステップ周波数制御電圧が設定されて(ステップS8)、ステップS3におけるスキューニング時の再生キャリアの周波数からステップS8において設定されたステップ周波数制御電圧に基づく周波数ステップによる周波数スキューニングがなされる(ステップS9)。ここで、65kHzは前記の67.7kHzに対して余裕をみた周波数にした結果の周波数である。

【0056】ステップS8およびステップS9による周波数ステップの方向は、ステップS6において算出された位相誤差電圧値の微分係数の方向に基づく方向であって、位相誤差電圧値から算出された微分係数の方向が

(-)の時には希望信号の周波数が再生キャリアの周波数より高い場合であるために、再生キャリアの周波数を減少させる方向に変化させていく。ステップS6において算出された位相誤差電圧値から算出された微分係数の方向が(+)の時には希望信号の周波数が再生キャリアの周波数より低い場合であるために、再生キャリアの周波数を増加させる方向に変化させていく。

【0057】ステップS9に続いて、ゲート回路100が導通状態に制御され(ステップS10)、次いでフレーム同期が複数回連続して捕捉されたか否か、すなわちフレーム同期が確立したか否かがチェックされる(ステップS11)。ステップS11においてフレーム同期が確立していないと判別されたときは、キャプチャレンジである例えば8kHz幅の周波数で周波数スキューニングが行われてフレーム同期の確立が図られる(ステップS12)。

【0058】ステップS11においてフレーム同期が確立したと判別されたときは、キャリア再生位相誤差検出回路6において検出された位相誤差電圧値に基づきトラッキング回路12によって生成されたトラッキング信号によってカウンタ98がインクリメント、あるいはデクリメントされて、希望受信周波数の変動に対して再生キャリアの周波数を追従させられて、フレーム同期が維持され、フレーム同期が外れたと判別されたときは（ステップS13）、ステップS1から再び繰り上げて実行される。

【0059】以上説明したように本発明の実施の一形態にかかるデジタル放送受信機によれば、同期引込みができ、かつTMCC区間における位相誤差電圧値のピーク数および微分係数の方向が予想できる周波数範囲内に入るまで、AFCにおける周波数スキャン幅を大きく取ることができて、周波数範囲は前AFCの周波数範囲のほぼ1/2であるため、周波数スキャン時間短縮されることになる。

【0060】またこの大きな周波数幅の周波数スキャンによって、位相誤差電圧値からピーク数および微分係数の方向が予想できる周波数範囲内に入れば、位相誤差電圧値のピーク数および微分係数の方向に基づくステップ周波数幅で周波数スキャンが行われて速くキャリア再生ができて高速に希望信号を捕捉することができる。またフレーム同期が確立されると、トラッキング信号によって再生キャリアの周波数が希望受信周波数の変動に追従してフレーム同期が維持される。

【0061】

【発明の効果】以上説明したように本発明にかかるデジタル放送受信機によれば、階層化伝送方式の被変調波を受信するデジタル放送受信機において、早期にフレーム同期に引き込み、かつフレーム同期検出後位相誤差電圧値の誤差周波数およびその極性に基づくステップ周波数幅による周波数が行われて、速くキャリア再生ができて高速に希望信号を捕捉することができるといふ効果が得られる。

【0062】さらに本発明にかかるデジタル放送受信機によれば、フレーム同期が確立されると、トラッキング信号によって再生キャリアの周波数が希望受信周波数の変動に追従してフレーム同期が維持されるという効果も得られる。

【図面の簡単な説明】

【図1】本発明の実施の一形態にかかるデジタル放送受信機の主要部の構成を示すブロック図である。

【図2】本発明の実施の一形態にかかる階層化伝送方式におけるフレーム構成図および信号A1、A0の波形図である。

【図3】本発明の実施の一形態にかかるデジタル放送受信機における演算回路および数値制御発振器の構成を示すブロック図である。

【図4】本発明の実施の一形態にかかるデジタル放送受信機における伝送モード判定回路の伝送モードと階層組み合わせとの関係を示す図である。

【図5】本発明の実施の一形態にかかるデジタル放送受信機における復調ROMテーブルの説明図である。

【図6】本発明の実施の一形態にかかるデジタル放送受信機におけるゲインコントロール回路のループゲインと論理との関係を示す図である。

【図7】本発明の実施の一形態にかかるデジタル放送受信機における位相誤差テーブル（BPSK信号の場合）の説明図である。

【図8】本発明の実施の一形態にかかるデジタル放送受信機における位相誤差テーブル（QPSK信号の場合）の説明図である。

【図9】本発明の実施の一形態にかかるデジタル放送受信機における位相誤差テーブル（8PSK信号の場合）の説明図である。

【図10】本発明の実施の一形態にかかるデジタル放送受信機におけるCNR測定の説明に供する特性図である。

【図11】本発明の実施の一形態にかかるデジタル放送受信機におけるCNR測定回路の出力CNRコードとC/N値との関係を示す図である。

【図12】本発明の実施の一形態にかかるデジタル放送受信機における論理ゲート回路の構成を示すブロック図である。

【図13】本発明の実施の一形態にかかるデジタル放送受信機における位相誤差電圧のピーク数算出回路およびその作用の説明に供する波形図である。

【図14】本発明の実施の一形態にかかるデジタル放送受信機における位相誤差電圧の微分係数算出回路の構成を示すブロック図である。

【図15】本発明の実施の一形態にかかるデジタル放送受信機における希望受信周波数と再生キャリアの周波数との関係に基づく位相誤差電圧の波形図である。

【図16】本発明の実施の一形態にかかるデジタル放送受信機におけるステップ周波数幅の説明図である。

【図17】本発明の実施の一形態にかかるデジタル放送受信機の作用の説明に供するフローチャートである。

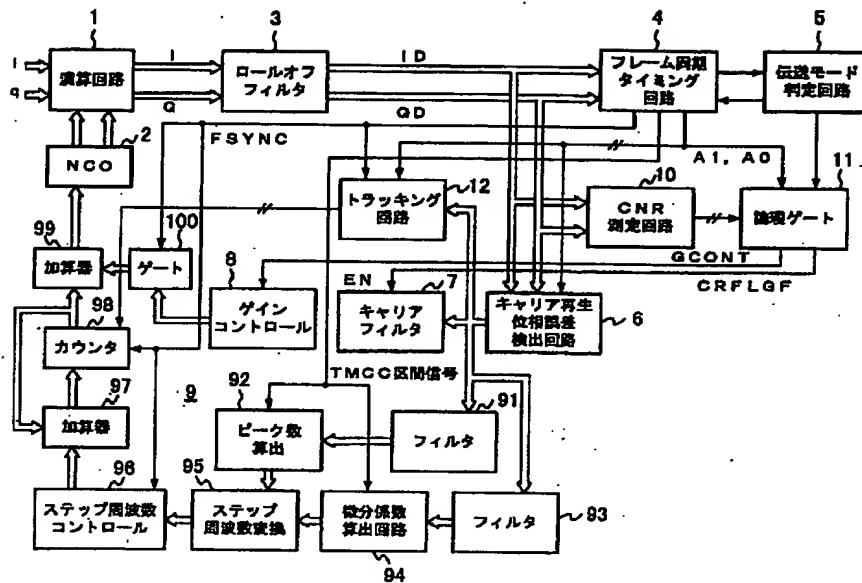
【符号の説明】

- 1 演算回路
- 2 数値制御発振器
- 3 ローパスフィルタ
- 4 フレーム同期タイミング回路
- 5 伝送モード判定回路
- 6 キャリア再生用位相誤差検出回路
- 7 キャリアフィルタ
- 8 ゲインコントロール回路
- 9 AFC回路
- 10 NC R測定回路

- 11 論理ゲート回路
12 トラッキング回路
92 ピーク数算出回路

- 94 微分係数算出回路
95 ステップ周波数変換回路

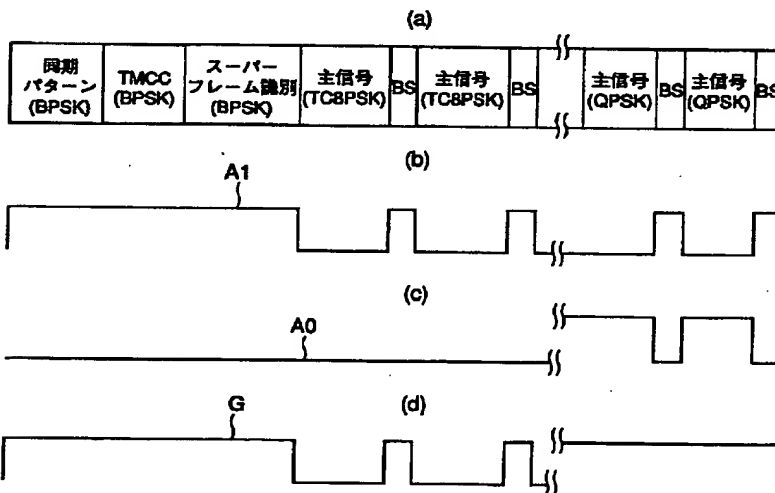
【図1】



【図4】

| 伝送モード | 階層組み合わせ |
|-------|-----------|
| 00 | 8PSK |
| 01 | QPSK |
| 10 | 8PSK+QPSK |
| 11 | 8PSK+8PSK |

【図2】



【図5】

| 復調ROMテーブル | A1 | A0 |
|-----------|----|----|
| 8PSK | 0 | 0 |
| QPSK | 0 | 1 |
| BPSK | 1 | 0 |

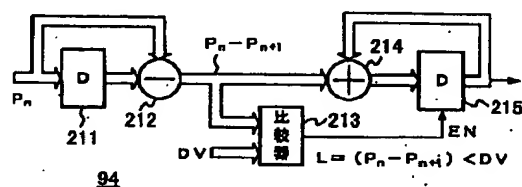
【図6】

| ループゲイン | 論理 |
|--------|----|
| 高 | H |
| 低 | L |

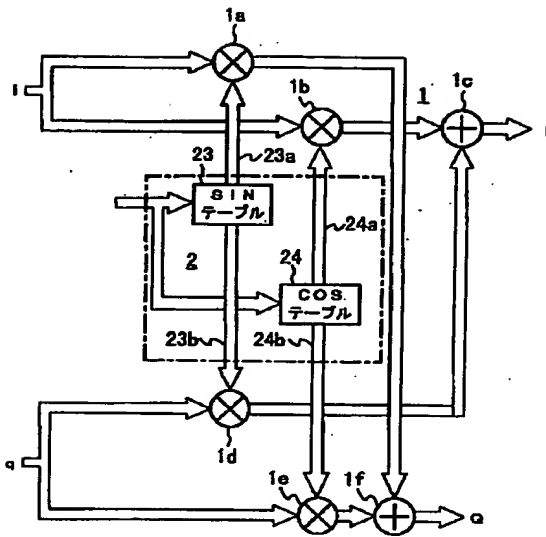
【図11】

| CNRコード | CNR範囲 |
|--------|-----------------|
| 00 | 高CNR 9dB以上 |
| 01 | 中CNR 4dB以上9dB未満 |
| 10 | 低CNR 4dB未満 |

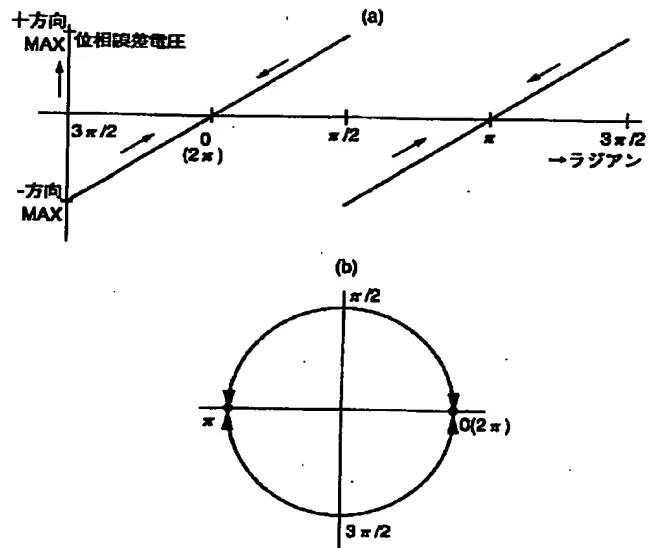
【図14】



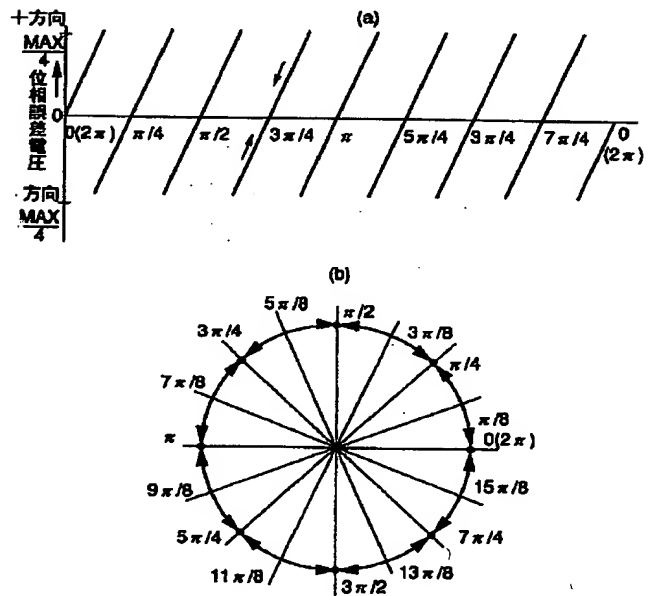
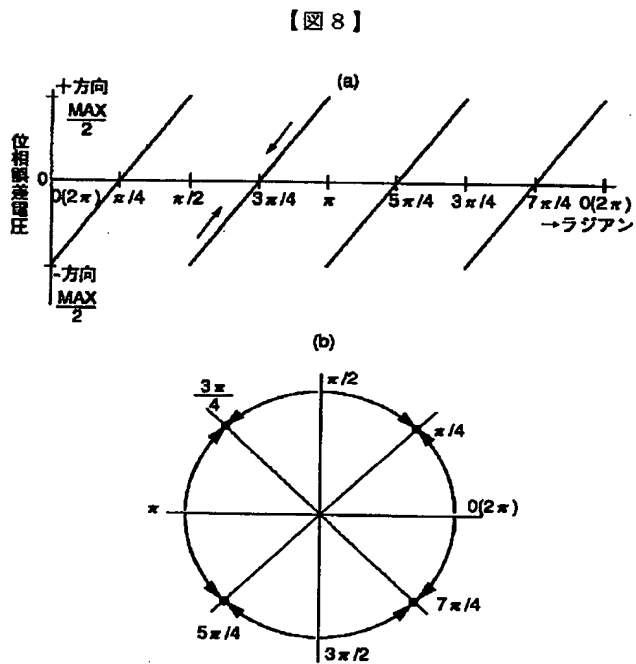
【図3】



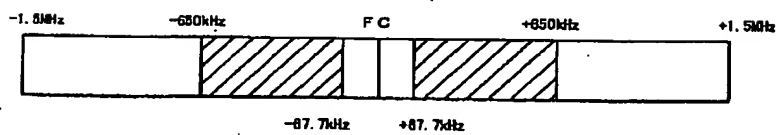
【図7】



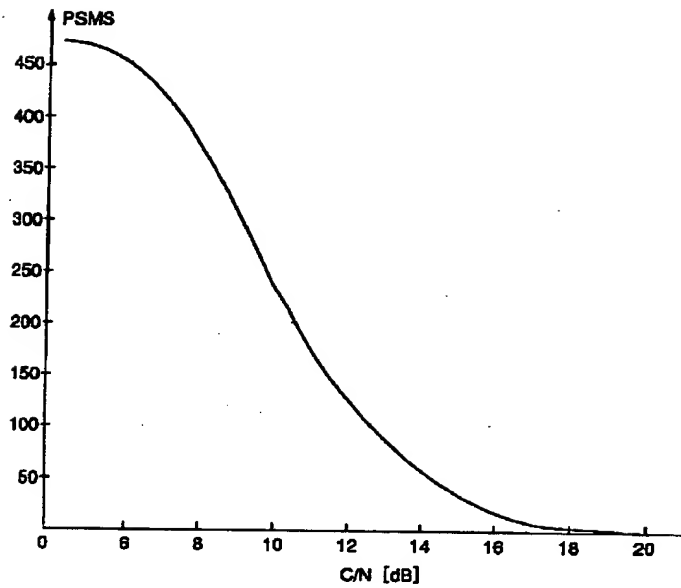
【図9】



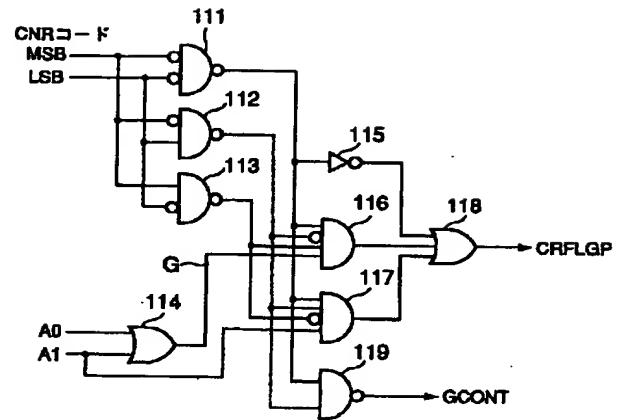
【図16】



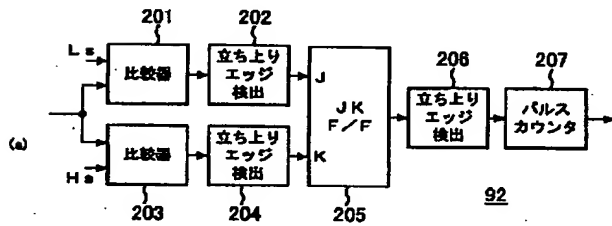
【図10】



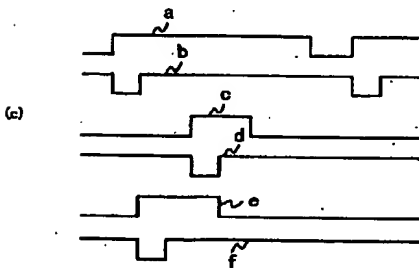
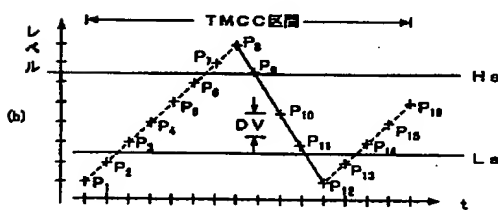
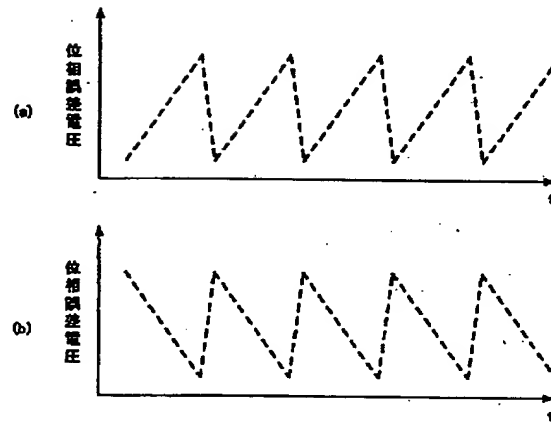
【図12】



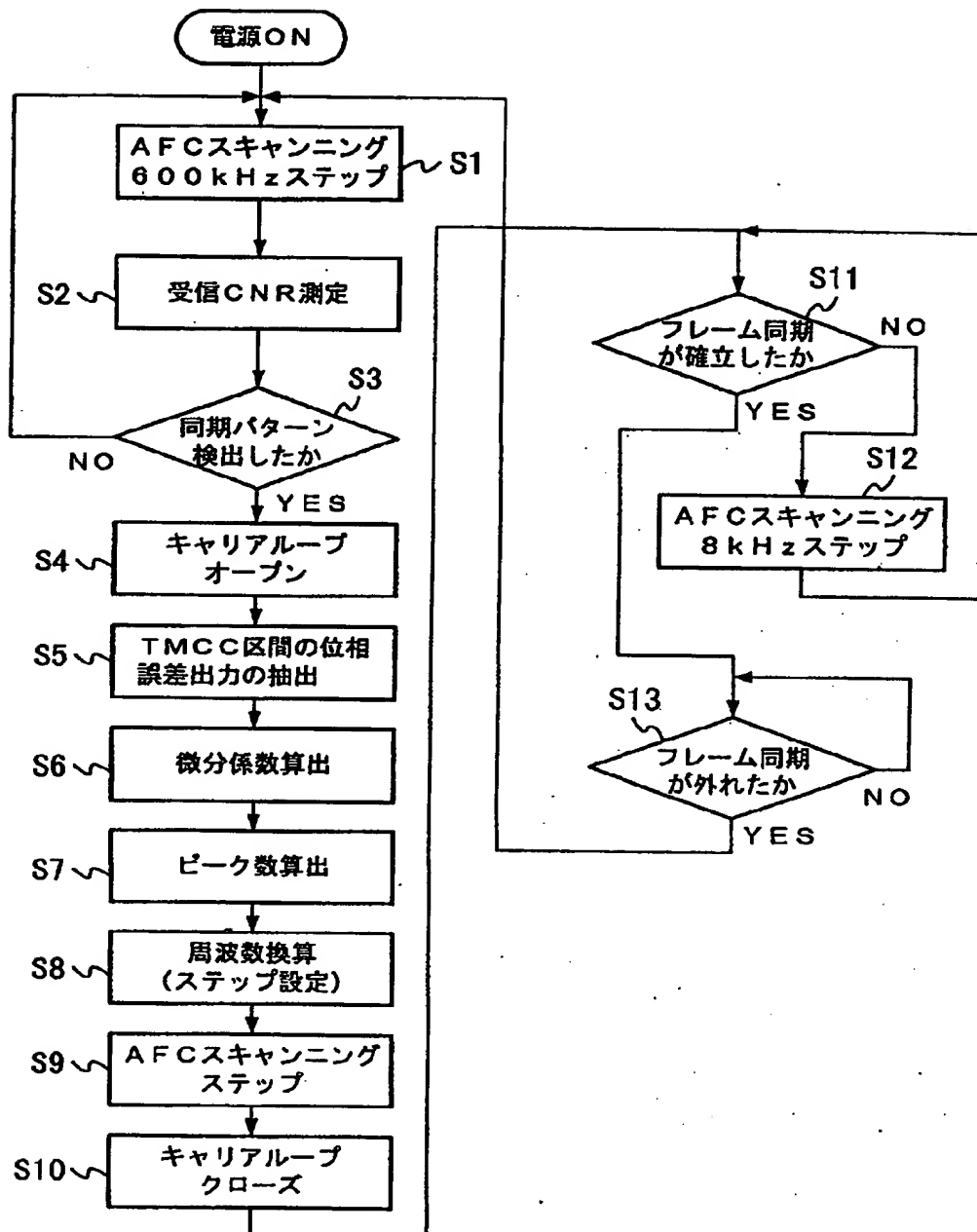
【図13】



【図15】



【図17】



【手続補正書】

【提出日】平成10年11月30日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0039

【補正方法】変更

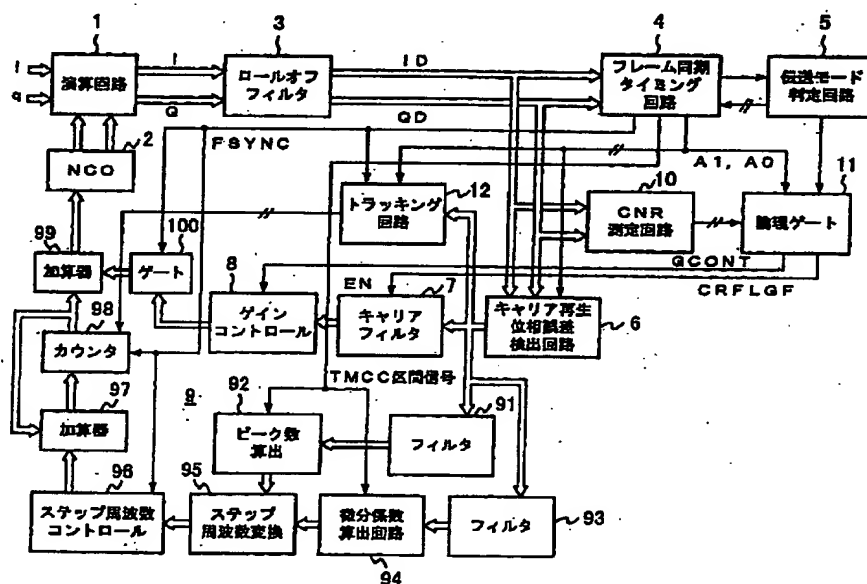
【補正内容】

【0039】例えば微分係数算出回路94において閾値

DVは「2」に設定してある。微分係数算出回路94において減算回路212の出力は $\{P_n - (P_{n+1})\}$ であり、単位時間遅延回路215は $\{P_n - (P_{n+1})\} < DV$ のときに動作する。したがって、微分係数算出回路94へ供給されるTMCC区間の位相誤差電圧値が図13(b)に示す場合において、単位時間間隔毎の位相誤差電圧値を P_i ($i=1\sim16$)とし

【0040】したがって、単位時間遅延回路215の出力は $(P1-P2) + (P2-P3) + (P3-P4) + (P4-P5) + (P5-P6) + (P6-P7) + (P7-P8) + (P8-P9) + (P9-P10) + (P10-P11) + (P11-P12) + (P12-P13) + (P13-P14) + (P14-P15) + (P15-P16) = \underline{(-1) + (-1) + (-1) + (-1) + (-1) + (-1) + (-1) + (-1) + 2 + 3}$
 $\underline{ (=P9-P10) > 2 のために加算されない } + 2 + 2 + (-1) + (-1) + (-1) + (-1) = -5$ と
 なって、その符号は-（マイナス）であって、微分係数

【图 1】



フロントページの続き

東京都渋谷区道玄坂1丁目14番6号 株式会社ケンウッド内

東京都世田谷区砧一丁目10番11号 日本放送協会 放送技術研究所内

東京都世田谷区砧一丁目10番11号 日本放送協会 放送技術研究所内